

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11225288 A**

(43) Date of publication of application: **17.08.99**

(51) Int. Cl.

H04N 5/335

H01L 27/148

(21) Application number: **10135003**

(22) Date of filing: **18.05.98**

(30) Priority: **03.12.97 JP 09332823**

(71) Applicant: **ETOH TAKEHARU**

(72) Inventor: **ETOH TAKEHARU
MUTO HIDEKI**

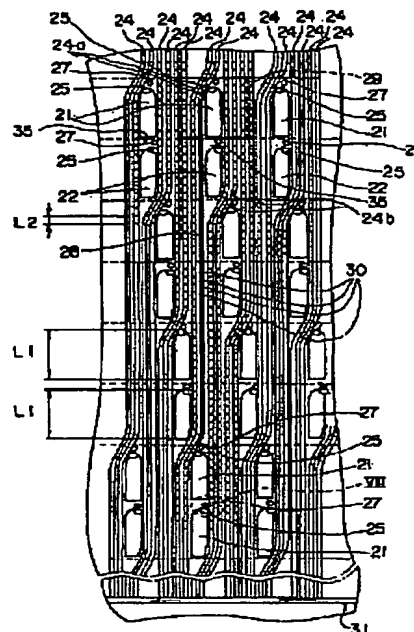
(54) **IMAGE PICKUP ELEMENT AND ELECTRONIC
CAMERA PROVIDED WITH THE IMAGE PICKUP
ELEMENT**

(57) Abstract:

PROBLEM TO BE SOLVED: To obtain the wiring structure for the straight line CCD type image pickup element which is easily processed while ensuring a sufficient aperture rate.

SOLUTION: The image pickup element is provided with a CCD type electric signal transfer path 24, photoelectric conversion means 21, 22 that convert luminous intensity into an electric signal, a means 35 that transfers the electric signal from the photoelectric conversion means 21, 22 to the transfer path, and a means 27 that discharges the electric signal from an element positioned at a lower end of each block or just above the lower end to the outside of the element. Two adjacent electric signal transfer paths 24 are used for one set and the photoelectric conversion means 21, 22 are respectively provided to the left and the right of the sets.

COPYRIGHT: (C)1999,JPO



This Page Blank (uspto)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 1 1 - 2 2 5 2 8 8

(43) 公開日 平成 11 年 (1999) 8 月 17 日

(51) Int. Cl. °

識別記号

F I

H 0 4 N 5/335

H 0 4 N 5/335

P

H 0 1 L 27/148

H 0 1 L 27/14

B

審査請求 未請求 請求項の数 8

O L

(全 1 3 頁)

(21) 出願番号 特願平 10-135003

(22) 出願日 平成 10 年 (1998) 5 月 18 日

(31) 優先権主張番号 特願平 9-332823

(32) 優先日 平 9 (1997) 12 月 3 日

(33) 優先権主張国 日本 (J P)

(71) 出願人 591128888

江藤 剛治

大阪府箕面市栗生間谷東 7 丁目 21 番 2 号

(72) 発明者 江藤 剛治

大阪府箕面市栗生間谷東 7 丁目 21 番 2 号

(72) 発明者 武藤 秀樹

神奈川県小田原市久野 291 番地の 4

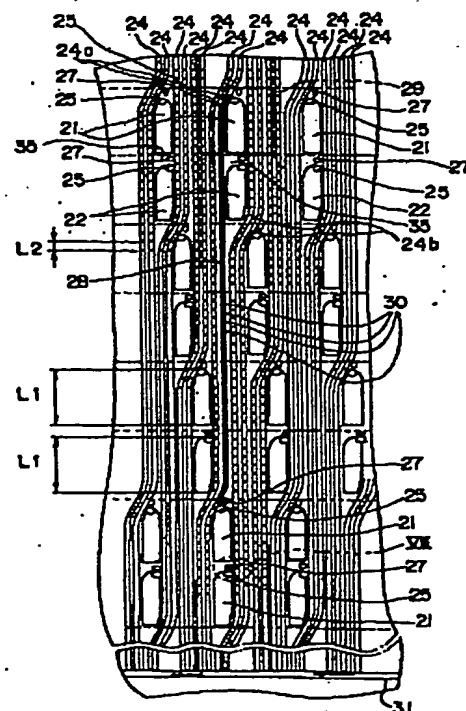
(74) 代理人 弁理士 青山 葆 (外 3 名)

(54) 【発明の名称】 撮像素子及び該撮像素子を備える電子式カメラ

(57) 【要約】

【課題】 延直 CCD 型の撮像素子において、十分な開口率を確保しつつ、加工が容易な配線構造を得られるようにすること。

【解決手段】 CCD 型電気信号転送路 (24) と、光の強度を電気信号に変換する光電変換手段 (21, 22) と、この光電変換手段 (21, 22) から転送路上へ電気信号を転送する手段 (35) と、各区間の下端もしくはその直上の要素から電気信号を素子の外部に排出する手段 (27) とを備える。隣接する 2 個の電気信号転送路 (24) を 1 組とし、その左右に光電変換手段 (21, 22) を設ける。



【特許請求の範囲】

【請求項 1】 受光面内に K (≥ 4) 個の垂直 CCD 型電気信号転送路を備え、各電気信号転送路が L (≥ 4) 個の要素を備え、各電気信号転送路を N (≥ 2) 個の要素を持つ M (≥ 2) 個の区間に区分し、各区分毎に、電気信号転送路と電気信号転送路の間に設けられる光の強度を電気信号に変換する光電変換手段と、この光電変換手段から電気信号転送路上へ電気信号を転送する手段と、電気信号転送路上で複数ステップ転送した後、各区分毎に電気信号を素子の外部に排出する電気信号排出手段を備える撮像素子において、隣接する 2 個の電気信号転送路を 1 組とし、各電気信号転送路の組と、その電気信号転送路の組と隣接する他の電気信号転送路の組との間に上記光電変換手段を設けていることを特徴とする撮像素子。

【請求項 2】 各電気信号転送路中に光電変換手段に沿う緩やかな曲線部を備えることを特徴とする請求項 1 に記載の撮像素子。

【請求項 3】 各電気信号転送路の組の各区分の光電変換手段は、その電気信号転送路の組と隣接する他の電気信号転送路の組の電気信号転送路の延在方向に隣接する区分の光電変換手段と隣接して設けられていることを特徴とする請求項 1 又は請求項 2 に記載の撮像素子。

【請求項 4】 各区分について電気信号排出手段を設ける要素、またはこの要素に対して電気信号の転送方向上流側または下流側で隣接する要素の駆動用電極の電圧を独立に制御する手段を備えることを特徴とする請求項 1 から請求項 3 のいずれか 1 項に記載の撮像素子。

【請求項 5】 上記電気信号排出手段が鉛直ゲート構造であることを特徴とする請求項 1 から請求項 4 のいずれか 1 項に記載の撮像素子。

【請求項 6】 上記光電変換手段から電気信号転送路へ電気信号を転送する手段は、各光電変換手段の電気信号転送方向の中央部分に設けられていることを特徴とする請求項 1 から請求項 5 のいずれか 1 項に記載の撮像素子。

【請求項 7】 受光面内に K (≥ 2) 個の垂直 CCD 型電気信号転送路を備え、各電気信号転送路が L (≥ 4) 個の要素を備え、各電気信号転送路を N (≥ 2) 個の要素を持つ M (≥ 2) 個の区間に区分し、各区分毎に、電気信号転送路と、電気信号転送路の間に光の強度を電気信号に変換する光電変換手段と、この光電変換手段から電気信号転送路上へ電気信号を転送する手段と、電気信号転送路上で複数ステップ転送した後、各区分毎に電気信号を素子の外部に排出する電気信号排出手段とを備える撮像素子において、

上記光電変換手段の電気信号転送路の延在方向の長さが、電気信号転送路の 1 個の要素の電気信号転送路の延在方向の長さの $1/2 \cdot N^{1/2}$ 倍から $2 \cdot N^{1/2}$ 倍であることを特徴とする撮像素子。

【請求項 8】 請求項 1 から請求項 7 のいずれか 1 項に記載の撮像素子を備える電子式カメラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高速連続撮影用の撮像素子に関するものである。

【0002】

【従来の技術】本発明者は、先に、図 18 に示すような蛇行部ないしは曲線部を有する延直 CCD 型 ISIS (In-situ Storage Image Sensor、画素周辺信号蓄積型撮像素子) を提案している (特開平 9-55889 号公報参照)。

【0003】この図 18 の撮像素子は、以下のような理由から曲線部を設けたものである。図 19 に示すように、真直な CCD 転送路 1 を平行に設け、隣合う CCD 転送路 1 の間に光電変換手段として細長いフォトダイオード 2 を設ける。フォトダイオード 2 は、その上端の読み込みゲート 3 から CCD 転送路 1 に電荷を移す。CCD 転送路 1 は電荷を下方に転送し、数 10 の要素を転送した後、転送路と転送路の間に作られたリセットゲート 4 を通してドレーン 5 に移して、そこから素子外に排出する。これにより、各 CCD 転送路 1 の読み込みゲート 3 とリセットゲート 4 の間の区分毎に、常に数 10 枚の最新の画像情報が蓄積される。

【0004】しかし、図 19 に示すような構成とした場合、水平方向 (受光面内において CCD 転送路 1 の延在方向に対して直交する方向) には各 CCD 転送路 1 毎にフォトダイオード 2 が設けられているのに対し、垂直方向 (受光面内において CCD 転送路 1 の延在方向) には、数 10 画素毎にフォトダイオード 2 が設けられており、水平方向の画素密度に対して、垂直方向は数 10 (連続記録枚数) 分の 1 となる。

【0005】これに対して、図 20 に示すように、フォトダイオード 2 の位置をずらして配置すると、垂直方向に少しづつ画素 7 の位置がずれるものの、各フォトダイオード 2 の代表する面は常に正方形が保たれる配列となる。すなわち、水平方向解像力と垂直方向解像力は等しく、各画素のサイズは縦横ともに連続記録枚数の平方根となる。また、この画素サイズはフォトダイオード 2 の長さとも等しい。しかし、図 20 の構成とすると、一つのフォトダイオード 2 とそのフォトダイオード 2 の下側のフォトダイオード 2 との間の空間 8 は、何も配置されておらず無駄になっている。超高速撮影では画像記録容量はできるだけ大きくする必要があるため、このような何も配置されない無駄な空間 8 を無くす必要がある。

【0006】そこで、上記図 18 に示すように各 CCD 転送路 1 にフォトダイオード 2 の形状に沿って緩やかな曲線部 1a を設けると、受光面のうち、フォトダイオード以外の空間を全て CCD 転送路 1、すなわち記録要素で無駄無く埋めつくすことができる。曲線部 1a の曲が

りがCCD転送路1の1要素当たり10度以下であれば、電荷の取り残しは生じない。よって、図18の構成とすれば、電荷の移送方向は一方転送となるので転送方向の急変による電荷の取り残し等が生じることがなく、かつ、高速転送のための駆動電極上層の金属配線を大きく簡略化することができる。

【0007】

【発明が解決しようとする課題】しかし、上記図18の撮像素子を実際に製作するには、やや高度な加工を必要とする部分もある。これは図18において各フォトダイオード2の左斜め上、もしくは右斜め下の隙間9が、CCD転送路1の1本分しかないことに起因する。すなわち、CCD転送路1の駆動電極を高速で駆動するために裏打ちされる金属配線や、ドレーンゲート4の制御のための金属配線等は、フォトダイオードの上層を横切ることなく、この隙間9の上部空間を通して配線することが望ましい。よって、この隙間9の幅が十分でなければ、CCD転送路1の曲線部1aと対向する部分のフォトダイオード2の面積を削ることで隙間9の幅を広げる必要がある。しかし、この場合、開口率が低下する。高速化により、画像1枚当たりの入射光のエネルギーが不足する高速撮影では、可能な限り大きな開口率を確保し、高い感度を得る必要があるため、フォトダイオード2の面積を削ることはできる限り回避する必要がある。

【0008】本発明は、かかる問題を解決するためになされたものであり、延直CCD型の撮像素子において、十分な開口率を確保しつつ、加工が容易な配線構造を得られるようにすることを課題としている。

【0009】

【課題を解決するための手段】上記課題を解決するために本願の第1の発明は、受光面内に K (≥ 4) 個の垂直CCD型電気信号転送路を備え、各電気信号転送路が L (≥ 4) 個の要素を備え、各電気信号転送路を N (≥ 2) 個の要素を持つ M (≥ 2) 個の区間に区分し、各区分毎に、電気信号転送路と電気信号転送路の間に設けられる光の強度を電気信号に変換する光電変換手段と、この光電変換手段から電気信号転送路上へ電気信号を転送する手段と、電気信号転送路上で複数ステップ転送した後、各区分毎に電気信号を素子の外部に排出する電気信号排出手段を備える撮像素子において、隣接する2個の電気信号転送路を1組とし、各電気信号転送路の組と、その電気信号転送路の組と隣接する他の電気信号転送路の組との間に上記光電変換手段を設けていることを特徴としている。

【0010】各電気信号転送路に光電変換手段に沿う緩やかな曲線部を備えることが好ましい。

【0011】各電気信号転送路の組の各区分の光電変換手段を、その電気信号転送路の組と隣接する他の電気信号転送路の組の電気信号転送路の延在方向に隣接する区分の光電変換手段と隣接して設けることが好ましい。

【0012】各区分について電気信号排出手段を設ける要素、またはこの要素に対して電気信号の転送方向上流側または下流側で隣接する要素の駆動電極の電圧を独立に制御する手段を備えることが好ましい。

【0013】上記電気信号排出手段が鉛直ゲート構造であることが好ましい。

【0014】上記光電変換手段から電気信号転送路へ電気信号を転送する手段は、各光電変換手段の電気信号転送方向の中央部分に設けることが好ましい。

【0015】本願の第2の発明は、受光面内に K (≥ 2) 個の垂直CCD型電気信号転送路を備え、各電気信号転送路が L (≥ 4) 個の要素を備え、各電気信号転送路を N (≥ 2) 個の要素を持つ M (≥ 2) 個の区間に区分し、各区分毎に、電気信号転送路と電気信号転送路の間に設けられた光の強度を電気信号に変換する光電変換手段と、この光電変換手段から電気信号転送路上へ電気信号を転送する手段と、電気信号転送路上で複数ステップ転送した後、各区分毎に電気信号を素子の外部に排出する電気信号排出手段とを備える撮像素子において、上記光電変換手段の上記電気信号転送路の延在方向の長さが、電気信号転送路の1個の要素の電気信号転送路の延在方向の長さの $1/2 \cdot N^{1/2}$ 倍から $2 \cdot N^{1/2}$ 倍であることを特徴としている。

【0016】また、本願の第3の発明は、上記撮像素子を備える電子式カメラを提供するものである。

【0017】

【作用及び効果】第1及び第2の発明にかかる撮像素子は、それぞれの区分ごとに設けられた光電変換手段で生じた電気信号を、各区分の複数個の要素に連続的に蓄積できることにより、各区分の要素の個数に応じた連続画像を、撮像素子外に読み出すことなく、電気信号の発生したその場その場で蓄積することができる。そのため、第1及び第2の発明の撮像素子は、極めて高速での撮影が可能である。

【0018】また、第1の発明に係る撮像素子では、上記の効果の他、隣接する2個の電気信号転送路を1組とし、その左右に光電変換手段を備えるため、光電変換手段を点ではなく細長形状として面積を大きくすることができ、開口率を大きくできる。また、受光面内の電気信号記録容量を増加させて、連続撮影枚数を増加させることができる。

【0019】各電気信号転送路中に光電変換手段に沿う緩やかな曲線部を設けた場合には、光電変換手段の直下の面も転送路で埋めつくすことができ、受光面内の電気信号記録容量を最大にして、連続撮影枚数を最大にすることができる。

【0020】2個の光電変換手段を上下方向に隣接して設けた場合には、各光電変換手段の端部に対応して設ける電気信号転送路の曲線部を減らすことができる。すなわち、光電変換手段を1個単独で設けた場合には、この

光電変換手段を迂回するために、電気信号転送路に光電変換手段の上方及び下方の合計 2 箇所曲線部を設ける必要があるのに対して、2 個の光電手段を上下方向に隣接して設けた場合には、1 個の光電変換手段については上方又は下方のいずれか一方にのみ曲線部を設ければよく、曲線部の数を低減し、開口率を上げることができる。逆に、開口率を上げるために曲線部の曲率を大きくすると画質の劣化の原因となるが、本発明ではこれを防ぐことができる。

【0021】各区分について電気信号排出手段を設ける要素、またはこの要素に対して電気信号の転送方向上流側または下流側に隣接する要素の駆動用電極の電圧を独立に制御する手段を設けた場合には、その駆動用電極の電圧を一定に保ち、上記要素の電位障壁を他の要素よりも高い一定の値に保つことによって、各区分の最上端から下端に転送されてきた電気信号の一部が、電気信号排出手段で完全に排出されずに下方に転送され、下方の区分の電気信号に混入されて画質の劣化を招くのを防ぐことができる。

【0022】上記電気信号排出手段を鉛直ゲート構造とした場合には、電気信号転送路の上面に設けられる、電気信号排出手段を制御するための金属線、および光電変換手段で過剰な電気信号が発生したときの自動排出手段を制御するための金属線を省略することができる。これは再生画像の画質を大幅に向上させる。

【0023】上記光電変換手段から電気信号転送路へ電気信号を転送する手段を各光電変換手段の電気信号転送方向の中央部分に設けた場合には、光電変換手段において発生した電気信号を電気信号転送路へ転送し易くなる。

【0024】第 2 の発明のように、上記光電変換手段の上記電気信号転送路の延在方向の長さを、電気信号転送路の 1 個の要素の転送路の延在方向の長さの $1/2 \cdot N^{1/2}$ 倍から $2 \cdot N^{1/2}$ 倍とした場合、光電変換手段は十分な長さを有し、十分な開口率を確保することができる。なお、光電変換手段の長さをこれ以上長く設定すると、転送路の延在方向の分解能が十分でない。

【0025】上記撮像素子を備える電子カメラは、高感度、低ノイズで、100 万枚/秒の撮影速度を持つ超高速ビデオカメラとなる。

【0026】

【発明の実施の形態】次に、図面に示す実施形態に基づいて本発明について詳細に説明する。図 1 は、本発明の第 1 実施形態に係る高速撮影用の撮像素子 10 を備えるビデオカメラを示している。レンズ 11 により結像させた入射光は、撮像素子 10 によりアナログ信号に変換される。撮像素子 10 から出力されたアナログ信号（画像）は、図 1 に示すように、アンプ 12、A/D 変換器 13 を介してデジタル信号としてメインメモリ 14 に送られる。画像処理装置 15 は、メインメモリから読み出

したデジタル信号を処理して画像を再生する。再生された画像はモニターディスプレイ 16 に表示される。なお、図 1 において 17 は制御装置であり、アンプ 12、A/D 変換器 13、トリガー信号発生装置（図示せず。）等の装置全体を制御する。

【0027】図 2 は撮像素子 10 の受光面の一部である。図 2 において、21、22 は光電変換手段を構成するフォトダイオード、24 は CCD 型電気信号転送路（CCD 転送路）、25 はストレージ、27 はドレンである。撮像素子 10 は、受光面内に K (≥ 4) 個の CCD 転送路 24 を備え、各 CCD 転送路 24 は L (≥ 4) 個の要素 30 を備え、各 CCD 転送路 24 は N (≥ 2) 個の要素 30 を持つ M (≥ 2) 個の区分に区分し、隣接する CCD 転送路 24 間に、各区分ごとに 1 個、フォトダイオード 21、22 を備えている。なお、受光面は、フォトダイオード 21、22 の部分を除き、図示しないアルミ製の遮光層により覆われている。

【0028】図 2 に示すように、2 個のフォトダイオード 21、22 が垂直方向に隣接して設けられている。垂直方向に隣接する 2 個のフォトダイオード 21、22 の組と、このフォトダイオード 21、22 の組と最も近い垂直方向に隣接する 2 個のフォトダイオード 21、22 の組との間には、2 本の CCD 転送路 24 が通っている。このダイオード 21、22 の組の上側又は下側で CCD 転送路 24 に曲線部 24a、24b が形成されている。この曲線部 24a、24b によりダイオード 21、22 を配置する隙間 35 が形成されている。

【0029】フォトダイオード 21、22 を中心とする正方形領域が、それぞれ一つの画素 29 を構成している。画素 29 は、フォトダイオード 21、22 の左右に 3 本ずつ、合計 6 本の CCD 転送路 24 を備えている。各 CCD 転送路 24 は 1 画素あたり 8 個の要素 30 を備えている。

【0030】各フォトダイオード 21、22 で発生した電気信号（電荷）は、図において上方（電荷の転送方向上流側）に設けられたストレージ 25 に集められ、そこから隣接する 1 つの CCD 転送路 24 に転送される。CCD 転送路 24 では、図において下方に電荷が転送される。そのまま下方に転送され続けると、そのフォトダイオード 21、22 が含まれる画素 29 の 6 つ下側の画素 29 のフォトダイオード 21、22 で発生し、ストレージ 25 から CCD 転送路 24 上に転送される電荷と混合し、画像情報として分離できなくなる。そこで、各ストレージ 25 の直上で、上方から送られてきた電荷をドレン 27 に移して、そこから素子外に排出するようにしている。このとき、ストレージ 25 とドレン 27 の区分 28（図 2 に図示する。）が、フォトダイオード 21、22 で発生した電荷の記録領域となる。区分 28 には、要素 30 が 48 個含まれる。なお、この 48 個という数は、1 個の画素 29 当たりの要素 30 の数で

ある8個と、1個の画素29当たりのCCD転送路24の本数6本の積に対応している。以上により、撮影中は連続上書き記録が可能であり、画像の連続記録枚数は48枚である。

【0031】撮影対象とする現象が生起し、撮影が終了したときは、通常のCCDの転送操作により、1方向輸送を行い受光面外に設けられた水平CCD31に転送し、そこからさらに転送されて1信号ずつ画像情報として読み出される。

【0032】なお、CCD転送路24の延在方向のフォトダイオード21、22の長さL1は十分大きく設定されている。この長さL1は、CCD転送路24の1個の要素30のCCD転送路24の延在方向の長さL2の $1/2 \cdot N^{1/2}$ 倍から $2 \cdot N^{1/2}$ 倍の範囲で設定することが好ましい。フォトダイオード21、22の長さL1をこの範囲で設定すれば、十分な開口率が得られる。長さL1を $1/2 \cdot N^{1/2}$ 程度に小さくすれば曲線部24a、24bの曲率が小さくなり、撮像素子10の製造が容易になる。ただし、長さL1が $1/2 \cdot N^{1/2}$ を下回ると開口率が小さくなり過ぎる。また、長さL1が長さL2の $2 \cdot N^{1/2}$ 倍を越えると、フォトダイオード21、22がその上又は下の画素29中に突き出すことになり、上下の画素29の電荷が混在するため、CCD転送路24の延在方向の分解能が低くなる。よって、長さL1は $2 \cdot N^{1/2}$ 以下の範囲で設定することが好ましい。

【0033】図3は図2の詳細を示したものである。この図3と図4とに示すように、受光面の下層側には、まず、CCD転送路24、フォトダイオード21、22、ストレージ25、ドレーン27が設けられている。また、この層の上には、図5に示すように、CCD転送路24駆動用のポリシリコン電極36a、36b、36cが設けられている。このポリシリコン電極36a～36cは、CCD転送路24の要素30の $1/3$ の幅を有し、かつ、CCD転送路24の6本分の長さを有する短冊状である。本実施形態では、CCD転送路24は3相駆動であり、ポリシリコン電極36a～36cはそれぞれ1相から3相に対応している。各相のポリシリコン電極36a～36cは、フォトダイオード21、22の部分を避けて設けられている。なお、図5において37は、リセットゲートである。

【0034】上記ポリシリコン電極36a～36cより上層側には、図6に示すように、隣接する2本のCCD転送路24の境界を中心としてCCD転送路24駆動用のアルミニウム裏打線38a、38b、38cが設けられている。すなわち、アルミニウム裏打線38a～38cは、2本のCCD転送路24に対して1本の割合で設けられている。各アルミニウム裏打線38a、38b、38cはそれぞれ1相から3相に対応している。各アルミニウム裏打線38a～38cは、後述するCCD転送路24間のチャンネルストップ上でポリシリコン電極3

6a～36cに対してコンタクトポイント46a～46cを介して接続されている（図9参照）。

【0035】CCD転送路24の駆動電圧はアルミニウム裏打線38a～38cを通して垂直方向に伝えられ、コンタクトポイント46a～46cからポリシリコン電極36a～36cに伝えられる。さらにポリシリコン電極36a～36cの水平方向に両端まで伝えられる。隣接する3本のアルミニウム裏打線38a～38cが一組となつて、各1本のアルミニウム裏打線38a～38cから、各1相の電圧変化が伝えられる。ポリシリコン電極36a～36cを通しての水平方向の電圧の伝達は、最長でもCCD転送路24の6本分となる。それより遠くは別のコンタクトポイント46を通して、別のアルミニウム裏打線38a～38cから伝達される。

【0036】図7に示すように、CCD転送路24駆動用のアルミニウム裏打線38a～38cと同一層にリセットゲート37駆動用のアルミニウム裏打線40が設けられている。フォトダイオード21のリセットゲート37はアルミニウム裏打線40に対して図において右側に隣接しているため、アルミニウム裏打線40とゲート制御電極41（図13に図示する。）とをそのままコンタクトすることができる。一方、フォトダイオード22のリセットゲート37は、アルミニウム裏打線40に対してフォトダイオード21、22を設けるための隙間35を挟んで逆の側にあるため、アルミニウム裏打線40を水平に伸ばした分岐線40aにより接触を確保する必要がある。ただし、この分岐線40aの部分は2個の上下に隣接するフォトダイオード21、22の境界部分であるため、フォトダイオード21、22の上を跨ぐことなく、アルミニウム線を伸ばすことができる。アルミニウム線を上下2層に作ることは、製造工程数を大きく増加させ、ノイズの増加の原因になるが、同一平面上を延伸させることは技術上何の問題もない。

【0037】なお、隙間35の図において右側に位置するアルミニウム裏打線40'は無くても良い。本実施形態では、図8に示すように、リセットゲート37の直下の駆動電極36dを、他のポリシリコン電極36a～36cと切り離しており、この電極36dにアルミニウム裏打線40'を接続し、画質改善のための手段としている。すなわち、連続撮影中は、この駆動電極36dの電位を一定に保ち、垂直方向のチャンネルストップとする。これにより、ドレーン27で排出しきれなかった電荷が下方に混入して転送され、画質が劣化することを防ぐことができる。撮影が終わって電荷を読み出すときには、通常のポリシリコン電極36a～36cと全く同じに操作する。

【0038】一つの隙間35に設けられたフォトダイオード21、22のうち下方のダイオードは、上記アルミニウム裏打線40'の図において左側に位置しているため、コンタクトポイント46dにより駆動電極36dを

アルミニウム裏打線40'に対して接続することができる。一方、上方のフォトダイオード21は、上記アルミニウム裏打線40'に対して隙間35を挟んで逆の側にあるので、アルミニウム裏打線40を水平に伸ばした分岐線40'aにより接触を確保する必要がある。ただし、この分岐線40'aはフォトダイオード21、22の上を跨ぐことなく、アルミニウム裏打線40'と同一平面上に延伸するものであるため、特に複雑な加工技術を用いることなく形成することができる。

【0039】図9は図3のA-A'断面を示している。この図9に示すように、n基盤層48の上に中間層であるp層49があり、その上にCCD転送路24であるn層が設けられている。ポリシリコン電極36a~36cには、上記したようにアルミニウム裏打線38a~38cから電圧が加えられる。この図9のA-A'断面に示すように、3相のアルミニウム裏打線38cがコンタクトポイント46aを介して3相のポリシリコン電極36cと接続している。なお、1相及び2相のアルミニウム裏打線38a、38bは紙面の奥行き方向後方にあり、それぞれコンタクトポイント46a、46cを介してアルミニウム裏打線38cと接続している。

【0040】図10は、図3においてフォトダイオード21からストレーレジ25を経由してCCD転送路24にいたるB-B'断面を示している。読み出しゲート60の制御電極は転送用駆動電極であるポリシリコン電極36bと兼用になっている。読み出しゲート60はp層で構成されており、CCD転送路24とストレーレジ25を隔てる障壁となっている。ポリシリコン電極36bの電圧が最大になる相では、CCD転送路24の電位が最大になるとともに、読み出しゲート60の電位がストレーレジ25の電位より高くなり、電位障壁が下がって、ストレーレジ25から転送路に電荷が転送される。さらに、隣接するCCD転送路24間にはp層のチャンネルストップ62があり、電荷の水平方向の拡散を防止している。

【0041】図11は図10におけるストレーレジ25の鉛直方向の断面E-E'の電位分布を示している。通常の電位分布は実線90で示している。p層49が障壁となって基盤48に電荷が抜けることはないが、強すぎる光により電荷が過剰になると、点線91で示すようにストレーレジ25の電位の井戸が埋められ、電荷が溢れ、基盤48から素子外に排出される。すなわち、これは鉛直オーバーフローゲートになっており、ブルーミング防止に役立つ。

【0042】図12の点線92は、素子底面の電圧を大きくしたときの、ストレーレジ25における鉛直方向の電位分布を示している。鉛直下方に行くほど電位が全体的にシフトし、p層49の電位障壁がなくなり、電荷は全て基盤48から素子外に排出される。これは鉛直ゲート型電子シャッターである。

【0043】図13は図3においてリセットゲート37からドレーン27に至る断面C-C'を示している。リセットゲート37の電極41に電圧をかけると、下部のp層49の電位障壁が下がり、CCD転送路24からドレーン27に電荷が排出される。排出された電荷は一旦ドレーン27上層のn層66に蓄積されるが、基盤48に底面から一斉に電圧をかけると、基盤48を通じて素子外68に排出される。

【0044】図14は図3のD-D'断面を示している。この図14に示すように、フォトダイオード21、22からCCD転送路24に電荷が拡散しないように、強いチャンネルストップ領域69が設けられている。

【0045】通常の実用ビデオカメラでは、転送速度が遅いので、駆動電圧はポリシリコン電極だけを通して、受光面の外側から数100本の転送路を横切って水平方向に伝えられる。しかしながらポリシリコンの電気抵抗は、アルミニウム等の金属に比べてけた違いに大きいので、ポリシリコンだけを使うと、高速転送においては、電圧の伝達に遅れが生じる。しかし、本実施例においては、ポリシリコン電極上の電圧の伝達は、転送路6本分の距離であるから、電圧の伝達遅れは問題にならない。

【0046】本実施形態では画素全体を縦に貫いて中央に細長いフォトダイオードが設けられている。このフォトダイオードが水平方向に駆動電圧を伝達するのを妨げる。無理に伝達するには、フォトダイオードの上部をまたいで細い金属線か、透明材料で線を引く必要がある。これは開口率の減少や、フォトダイオードに到達する光のスペクトル特性の歪、構造の複雑化に伴うノイズの増加等の原因になる。しかし、本実施形態ではフォトダイオード21、22と、その右方にあるフォトダイオード21、22の間には6本の転送路があるので、その間に3本の駆動電極裏打ち用アルミニウム線が設けられており、駆動に必要な3相の電圧変化を伝えることができる。したがってフォトダイオードの上層に電圧を水平に伝達するための配線をする必要がない。

【0047】また、本実施形態の撮像素子10では、2個のフォトダイオード21、22を上下方向に隣接して備え、これら上下に隣接した2個のフォトダイオード21、22の組と、これに最も近い他の上下に隣接した2個のフォトダイオード21、22の組との間を複数本のCCD転送路24が通過するため、CCD転送路24毎に各フォトダイオード21、22の端部の曲線部分を上下2箇所から、上もしくは下の1箇所に減らすことができ、開口率を上げることができる。逆に開口率を上げるために曲線部の曲率を大きくすると画質の劣化の原因となるが、本実施形態ではこれを防ぐことができる。

【0048】さらに、2個のうち1個のフォトダイオード21、22からの電気信号転送手段を右もしくは左側のCCD転送路24へ、他の1個からの転送手段を反対

側の CCD 転送路に接続することができ、これにより近接する 2 組の各 2 個のフォトダイオード 2 1, 2 2 の間を通る CCD 転送路 2 4 の各々に、フォトダイオード 2 1, 2 2 から電気信号を送ることができる。CCD 転送路 2 4 の上部の空間には、上記のように高速撮影を可能にするために速やかに駆動電極の電圧を変化させるための金属配線と、電気信号排出手段等を制御するための配線を組み込む必要があるが、近接する光電変換手段の間に 1 本の CCD 転送路しかない場合は、その上部に複数の金属線を通すには、金属線を上下 2 層に分けて組み入れたり、金属線の幅を細くして、同じ平面内で 1 本の転送路上に横に並行に複数の金属線を組み入れる等の高度の加工が必要になる。しかし、本実施形態のように 2 本の CCD 転送路があると上部空間の幅は 2 倍となり、複数の金属線を配置することがはるかに容易になる。容易な加工はノイズの原因を減らし、再生画像の画質を向上させる。

【0049】図 1 5 及び図 1 6 は、第 1 実施形態の変形例を示している。図 2 及び図 3 に示すように、第 1 実施形態では、フォトダイオード 2 1, 2 2 の図において上端部分（電荷の移送方向上流側）にストレージ 2 5 が設けられているのに対して、この図 1 5 及び図 1 6 に示す変形例では、フォトダイオード 2 1, 2 2 の長さ方向中央部分にストレージ 2 5 が設けられている。

【0050】この場合、各 CCD 転送 2 4 のドレーン 2 7 と接続された要素 3 0 よりも電荷の移送方向に一つ下流側の要素から、そのドレーン 2 7 の電荷の移送方向下流側のストレージ 2 5 と接続された要素 3 0 よりも電荷の移送方向に一つ上流側の要素 3 0 までの 4 個の要素には電気信号は蓄積されず、その分だけ連続撮影枚数は減少する。しかし、この変形例では、以下に説明するように、フォトダイオード 2 1, 2 2 から CCD 転送路 2 4 への電荷が移送し易くなるという利点がある。

【0051】前記図 1 0 に示すように、フォトダイオード 2 1, 2 2 に発生した電荷をストレージ 2 5 に蓄積するために、フォトダイオード 2 1, 2 2 の電位をストレージ 2 5 側に向けて徐々に高く設定し ($n 1 > n 2 > n 3 > n 4$)、電位勾配を持たせている。この点は、この変形例も第 1 実施形態と同様である。しかし、この変形例では、上記のようにストレージ 2 5 をフォトダイオード 2 1, 2 2 の長さ方向中央部分に設けたため、フォトダイオード 2 1, 2 2 上のストレージ 2 5 と最も離れた位置からストレージ 2 5 までの距離が、図 2 及び図 3 の示すようにフォトダイオード 2 1, 2 2 の上端部分にストレージ 2 5 を設けた場合の約 $1/2$ となる。よって、この変形例では、フォトダイオード 2 1, 2 2 で発生した電荷がストレージ 2 5 に集まりやすくなる。具体的には、この変形例では、第 1 実施形態と同じ電位勾配に設定すると、フォトダイオード 2 1, 2 2 の最も電位が低い部分と電位が高い部分との電位差を、

第 1 実施形態の約 $1/2$ となる。よって、この変形例では、電荷をストレージ 2 5 から CCD 転送路 2 4 に移送するために必要な電位は第 1 実施形態の約 $1/2$ 程度となり、フォトダイオード 2 1, 2 2 から CCD 転送路 2 4 への電荷の移送が容易になる。

【0052】図 1 7 は、本発明の第 2 実施形態にかかる撮像素子を示している。この第 2 実施形態では、受光面には、曲線部（図 2 参照）のない真直な CCD 転送路 2 4 が互いに平行に設けられている。また、2 本の CCD 転送路 2 4 が一組となっており、一組の CCD 転送路 2 4 と、これと隣り合う他の CCD 転送路 2 4 の組の間には CCD 転送路 2 4 と平行な隙間 5 0 が形成されている。この隙間 5 0 にはフォトダイオード 2 1, 2 2、ストレージ 2 5、ドレーン 2 7、リセットゲート 3 7 が設けられている。フォトダイオード 2 1, 2 2 の図において上下方向の間隔は一定に設定されている。

【0053】各隙間 5 0 内のフォトダイオード 2 1, 2 2 は隙間 5 0 の左右に位置する CCD 転送路 2 4 に交互に接続されている。すなわち、フォトダイオード 2 1 のストレージ 2 5 が隙間 5 0 の左側に位置する CCD 転送路 2 4 に接続され、同じ隙間 5 0 内に設けられた直上又は直下のフォトダイオード 2 2 は隙間 5 0 の図において左側の CCD 転送路 2 4 に接続されている。

【0054】かかる構成とした第 2 実施形態の撮像素子は、隣接する 2 個の CCD 転送路 2 4 を 1 組とし、その左右にフォトダイオード 2 1, 2 2 を設けているため、上記図 1 8 のように 1 個の CCD 転送路 1 の左右にフォトダイオード 2 を設けた場合と比較して受光面における CCD 転送路 2 4 が示す面積が大きくなり、受光面内の電気信号記録容量を増加させて、連続撮影枚数を増加させることができる。具体的には、図 1 8 の場合には、受光面の約 5 0 % が CCD 転送路 1 が配置されず無駄になっているが、第 2 実施形態の場合には、この無駄は受光面の約 3 3 % に低減されている。

【0055】上記した第 1 実施形態と比較すると、第 2 実施形態の撮像素子は開口率が低くなるが、直線状の大きな隙間 5 0 が存在する分だけ加工が容易である。なお、上記第 1 実施形態と同様に、フォトダイオード 2 1, 2 2 の長さ $L 1$ は、CCD 転送路 2 4 の 1 個の要素 3 0 の転送路の延在方向の長さ $L 2$ の $1/2 \cdot N^{1/2}$ 倍から $2 \cdot N^{1/2}$ 倍の範囲で設定することが好ましい。第 2 実施形態において CCD 転送路 2 4 に曲線部を設ければ、第 1 実施形態と同様の構成となる。一組のフォトダイオード 2 1, 2 2 を上下方向に離して配置してもよい。第 2 実施形態のその他の構成及び作用は上記した第 1 実施形態と同様であるので同一の要素には同一の符号を付して説明を省略する。

【0056】本発明は、上記実施形態に限定されるものではなく、種々の変形が可能である。例えば、第 1 実施形態では、一対のフォトダイオードの間を 2 本の CCD

転送路が通過しているが、2本に限定されず複数本のC
CD転送路がフォトダイオード間を通過する構成とすべ
ばよい。また、C C D転送路は4相駆動型であってもよ
い。

【図面の簡単な説明】

【図1】 本発明の第1実施形態にかかる撮像素子を備
えるビデオカメラを示す概略構成図である。

【図2】 受光面を示す部分平面図である。

【図3】 受光面を示す部分拡大平面図である。

【図4】 受光面のC C D転送路等が設けられた層を示
す部分拡大平面図である。

【図5】 受光面のポリシリコン電極等が設けられた層
を示す部分拡大平面図である。

【図6】 受光面のアルミニウム裏打線が設けられた層
を示す部分拡大平面図である。

【図7】 受光面のアルミニウム裏打線が設けられた層
を示す部分拡大平面図である。

【図8】 図2の部分VIIIの拡大図である。

【図9】 図3のA-A'線での断面図である。

【図10】 図3のB-B'線での断面図である。

【図11】 図10のE-E'線での断面図である。

【図12】 図10のE-E'線での断面図である。

【図13】 図3のC-C'線での断面図である。

【図14】 図3のD-D'線での断面図である。

【図15】 第1実施形態の変形例を示す受光面の平面
図である。

【図16】 第1実施形態の変形例を示す受光面の部分
拡大平面図である。

【図17】 本発明の第2実施形態に係る撮像素子の受
光面を示す部分平面図である。

【図18】 従来の撮像素子の受光面を示す部分平面図
である。

【図19】 従来の撮像素子の問題点を説明するための
部分平面図である。

【図20】 従来の撮像素子の問題点を説明するための
部分平面図である。

【符号の説明】

21, 22 フォトダイオード

24 C C D転送路

25 ストーレージ

27 ドレージ

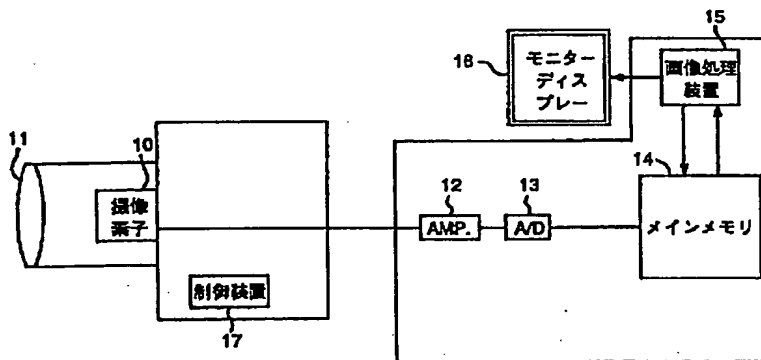
30 要素

20 37 リセットゲート

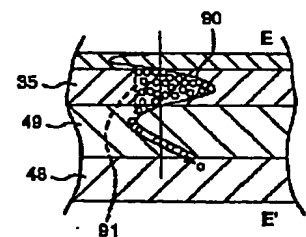
38a, 38c, 38d ポリシリコン電極

40, 40' アルミニウム裏打線

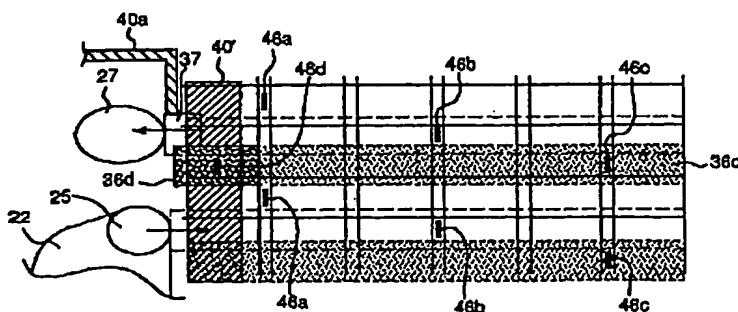
【図1】



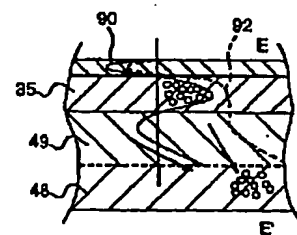
【図11】



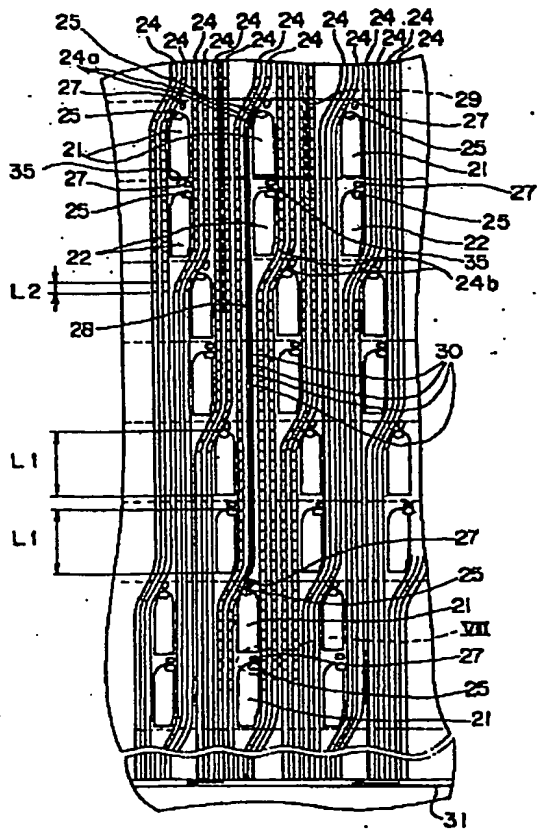
【図8】



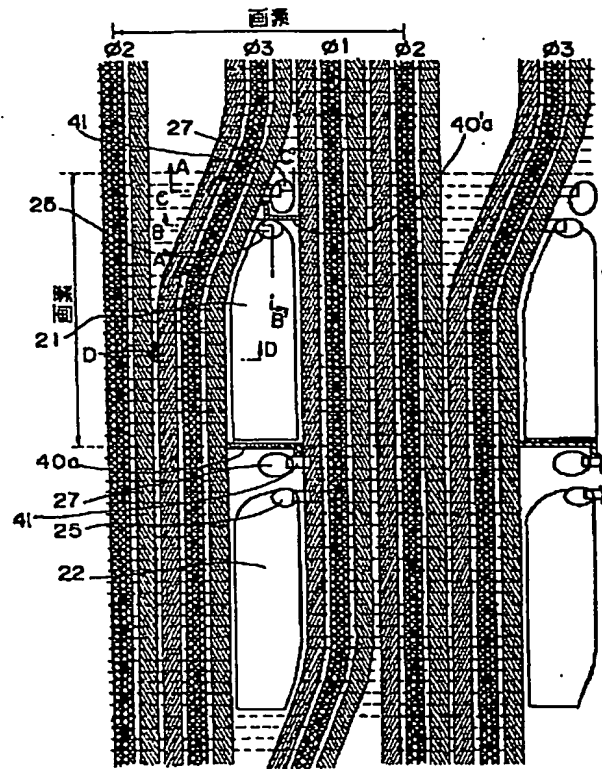
【図12】



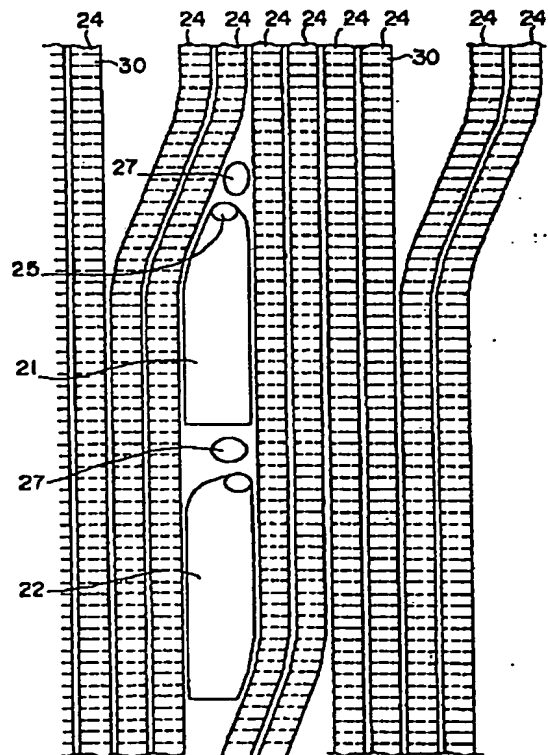
【図 2】



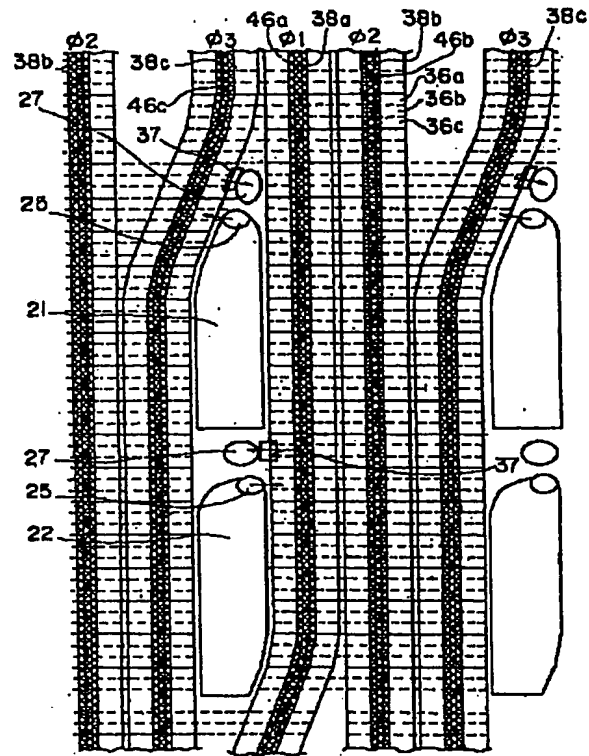
【図 3】



【図 4】



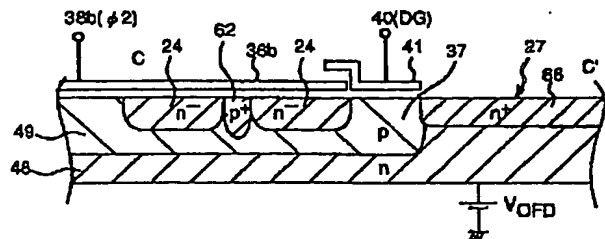
【图 6】



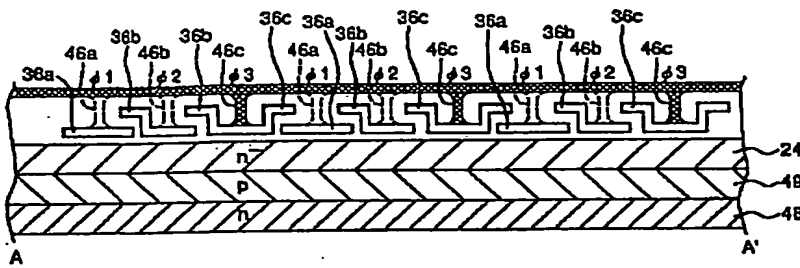
【図 10】

This diagram shows a cross-sectional view of a semiconductor device. It features a substrate 48 with a main body of material n . On the top surface, there is a series of alternating layers: a p-type layer 24, an n -type layer 62, another p-type layer 24, and a final n -type layer 36b. A contact pad 60 is located on the top surface of the last n -type layer. To the right, a vertical section 21 is shown, which is part of a larger structure 49. This section 21 contains a p-type layer 25 and an n -type layer 23. The rightmost part of the device shows a series of layers labeled n_1, n_2, n_3, n_4 with the condition $n_1 > n_2 > n_3 > n_4$ indicated below them. A p-type layer 21 is also shown in this region. The device is labeled with various reference numerals: 2, 24, 62, 24, 36b, 60, 25, 23, 21, n_4 , n_1 , n_2 , n_3 , n , 48, 49, and $n_1 > n_2 > n_3 > n_4$.

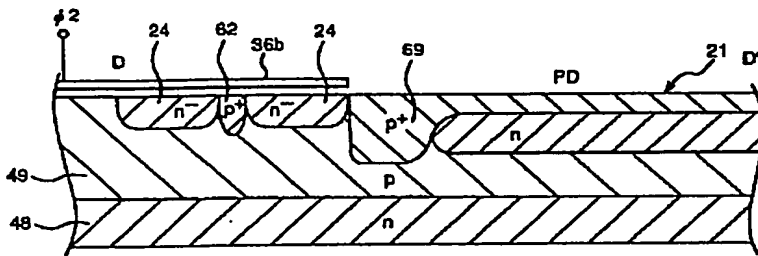
【图 13】



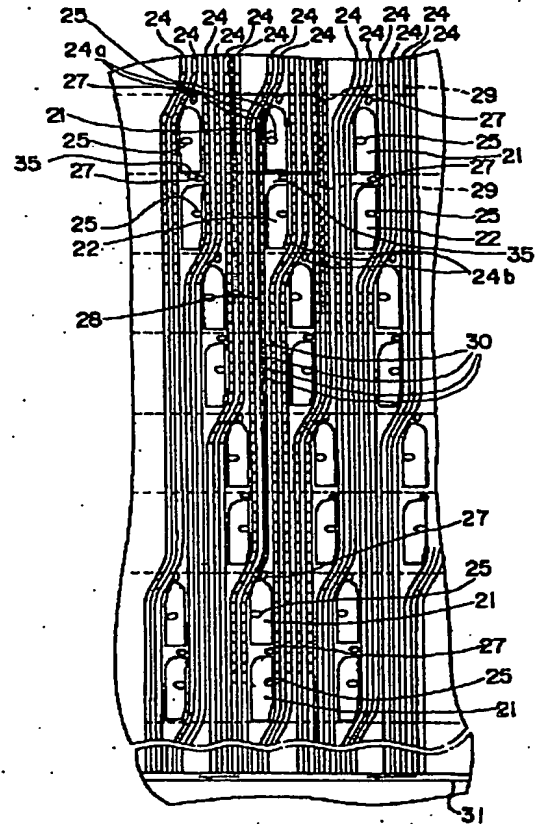
【図 9】



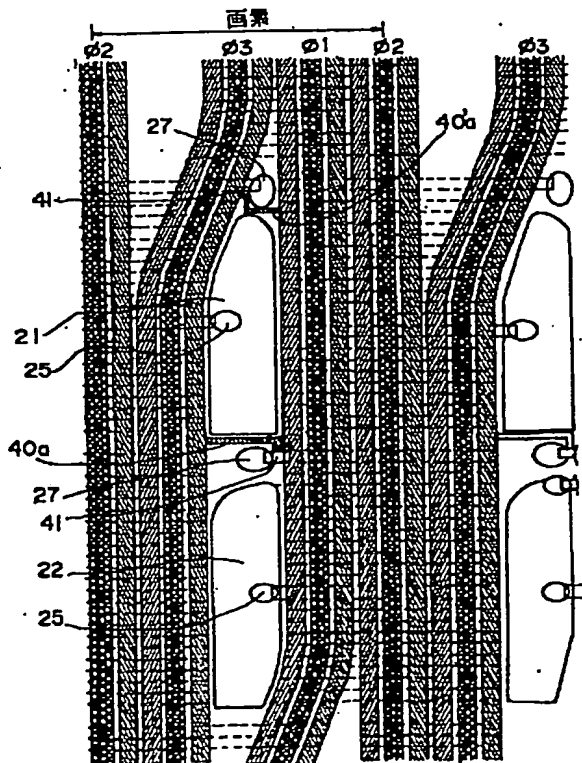
【図 14】



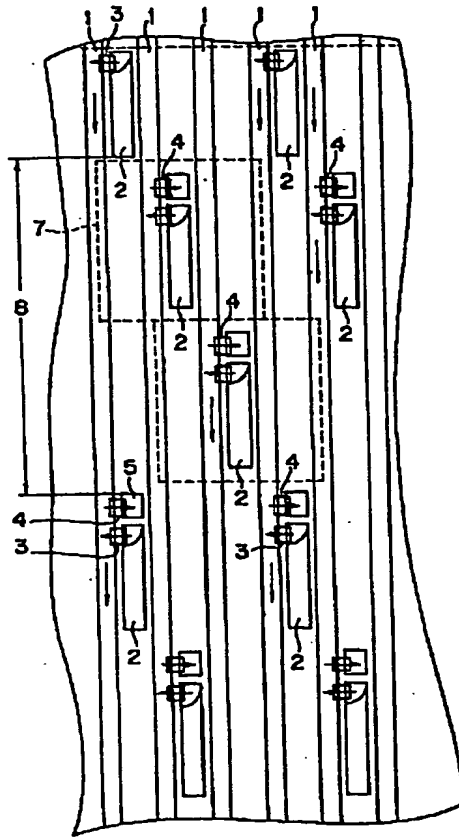
【図 15】



【図 16】



【図 2 0】



This Page Blank (uspto)